

(43) 공개일자 1993년03월23일

1992년 08월 21일

91-237100 1991년 08월 23일 일본(JP)

91-340336 1991년 11월 29일 일본(JP)

92-34194 · 1992년 01월 24일 · 일본(JP)

92-38537 1992년 01월 29일 민보(1P)

92-54322 1992년 02월 05일 일본(JP)

가부시키가이샤 한도오따이 에네루기 켄큐쇼 야마자키 스테이

일본국 개항 이래의 마쓰시타 398

야마자키 스펀지

일본국 토오쿄오 세타가야쿠-7포에 키타가라스야마 21-21

마세 아키라

일본국 아이치현 오카자키시 이가초 3-75-3

히로키 마사마키

일본국 가나가와현 이세하라시 시라네 533-10

다케모리 야스히코

일본국 가나가와켄 마쓰기시 하세 931-1 플랜 마쓰기 208

장호연

일본국 개국가와게 야마토시 후쿠미다미 1-10-15 파레스 미야가미 302

은오치 허대키

일본국 개가에게 마쓰기시 하세 931-1 플랜 마쓰기 105

너모투: 허데키

일본군 강제노역 피해 아픔을 아끼지 않는 차비 304-1 플랜 5월 9 102

한글

(54) 반도체 장치와 그 제작방법

내용 없음.

QED

51

명세서

발명의 명칭

반도체 장치와 그 제작방법

도면의 간단한 설명

제1도는 본 발명에 의한 반도체 장치의 구조도.

Fig. 4도는 본 발명에 의한 반도체장치의 전류전압 특성도

제6도는 본 실시예에 의한 액티브 매트릭스형 액정 전기광학장치의 회로도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(5) 청구의 범위

청구항 1.

절연 기판상에 적어도 반도체층, 절연막층 및 도체층을 갖는 절연게이트형 전계효과 트랜지스터에 있어서, 채널길이 게이트 전극의 채널길이 방향의 길이보다도 긴점을 특징으로 하는 반도체 장치.

청구항 2. 제1항에 있어서, 채널길이는 게이트전극의 채널길이 방향의 길이보다도 게이트전극 표면에 형성된 산화물층 두께의 개략 2배 정도 긴점을 특징으로 하는 반도체 장치.

청구항 3. 절연 기판상에 적어도 절연막층 및 도체층을 갖는 절연게이트형 전계효과 트랜지스터의 제작 방법에 있어서, 반도체층 및 게이트 절연막층을 형성한 후에 양극산화 가능한 재료에 의해 게이트전극부를 형성한 후에 상기 반도체층 p형화 또는 n형화시키는 불순물 이온을 주입하여 소스 또는 드레인 영역을 형성한 후에, 상기 게이트전극부 표면을 양극산화하고 그 후에 열처리공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 4. 제3항에 있어서, 반도체층 상의 절연막층을 형성한후, 그 절연막층에 인을 도입하는 공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 5. 절연 기판상에 적어도 반도체층, 절연막층 및 도체층을 갖는 절연게이트형 전계효과 트랜지스터의 제작방법에 있어서, 반도체층 및 게이트 절연막층을 형성한 후에 양극산화 가능한 재료에 의해 게이트 전극부를 형성한 후에, 상기 게이트전극부 표면을 양극산화하고, 그후에 상기 반도체층에 p형화 또는 n형화시키는 불순물 이온을 주입하여 소스 또는 드레인 영역을 형성한 후에, 열처리공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 6. 1개의 절연 기판상에 형성된 적어도 2개의 전계효과 트랜지스터를 갖는 회로에 있어서, 1개의 트랜지스터의 오프셋 영역의 폭은 다른 트랜지스터의 오프셋 영역의 폭보다 긴점을 특징으로 하는 반도체 장치.

청구항 7. 1개의 절연 기판상에 형성된 적어도 2개의 전계효과 트랜지스터를 갖는 회로를 제작하는 방법에 관하여, 금속 혹은 반도체 재료로 이루어지는 적어도 2개의 트랜지스터의 게이트 전극을 전기적으로 접속하여 배선을 형성하는 공정과, 상기 배선에 전기를 통하여 양극산화를 행하는 공정과 상기 트랜지스터중, 적어도 하나의 트랜지스터의 게이트전극을 상기 배선으로부터 전기적으로 분리하는 공정과, 제작 상기 배선에 전류를 흘려서 양극산화를 행하는 공정을 갖는 점을 특징으로 하는 반도체 장치의 제작방법.

청구항 8. 금속의 게이트전극과, 그 게이트전극을 포함하여 형성된 양극산화물과, 박막형의 채널영역과, 그 채널영역을 끼워 형성된 한쌍의 제1의 불순물 영역과, 각 제1의 불순물 영역에 인접한 제2의 불순물 영역을 갖는 점을 특징으로 하는 박막형의 절연게이트형 반도체 장치.

청구항 9. 제8항에 있어서, 제1의 불순물 영역은 비정질 상태인 점을 특징으로 하는 박막형의 절연게이트형 반도체.

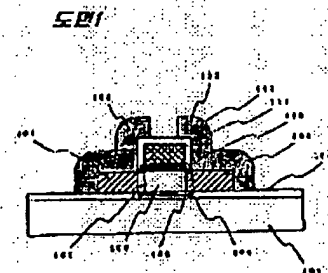
청구항 10. 제1항에 있어서, 그 반도체장치 절연기판상에 형성되고, 그 소스 혹은 드레인의 어느 한쪽은 커패시터 소자에 접속되어 있는 점을 특징으로 하는 반도체 장치.

청구항 11. 제10항에 있어서, 그 반도체장치는 액정표시장치의 화소의 구동에 이용되는 점을 특징으로 하는 반도체 장치.

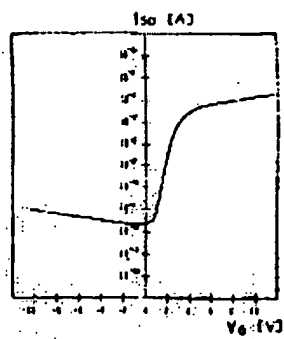
청구항 12. 제8항에 있어서, 그 반도체 장치는 절연기판상에 형성되고, 그 소스 혹은 드레인의 어느 한쪽은 커패시터 소자에 접속되어 있는 점을 특징으로 하는 반도체 장치.

※참고사항: 최초출원 내용에 의하여 공개하는 것임.

도면



도 24



도 25

